

R U 2 0 1 1 1 5 7 9 6 A

РОССИЙСКАЯ ФЕДЕРАЦИЯ



(19) RU (11) 2011 115 796⁽¹³⁾ A

(51) МПК
G06F 7/00 (2006.01)

ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ЗАЯВКА НА ИЗОБРЕТЕНИЕ

(21)(22) Заявка: 2011115796/08, 22.04.2011

Приоритет(ы):

(22) Дата подачи заявки: 22.04.2011

(43) Дата публикации заявки: 27.10.2012 Бюл. № 30

Адрес для переписки:

107023, Москва, ул. Большая Семеновская,
49, оф.404, ООО Центр инновации и
развития "ИННОТЕК", Н.С.Ковалчук

(71) Заявитель(и):

ЭлЭсАй Корпорейшн (US)

(72) Автор(ы):

Бабин Дмитрий Николаевич (RU),
Пархоменко Денис Владимирович (RU),
Мазуренко Иван Леонидович (RU),
Парфенов Денис Васильевич (RU),
Филиппов Александр Николаевич (RU)

**(54) УСТРОЙСТВО (ВАРИАНТЫ) И СПОСОБ АППРОКСИМАЦИИ С ДВОЙНОЙ
ТОЧНОСТЬЮ ОПЕРАЦИИ С ОДИНАРНОЙ ТОЧНОСТЬЮ**

(57) Формула изобретения

1. Способ реализации аппроксимации с двойной точностью операции с одинарной точностью, характеризующийся тем, что:

(A) сохраняют входное значение в процессоре, где (i) названный процессор реализует множество первых операций в аппаратном обеспечении, (ii) каждая из названных первых операций получает первую переменную в качестве аргумента, (iii) названная первая переменная реализуется в формате с фиксированной запятой с одинарной точностью, и (iv) названное входное значение реализуется в названном формате с фиксированной запятой с двойной точностью; и

(B) генерируют выходное значение эмуляцией, выбранной из названных первых операций с использованием названной входной переменной в качестве вышеупомянутого аргумента, где (i) названная эмуляция использует названную выбранную первую операцию в вышеупомянутом аппаратном обеспечении, и (ii) названное выходное значение реализуется в названном формате с фиксированной запятой с названной двойной точностью, и (iii) названная эмуляция выполняется множеством команд, исполняемых вышеупомянутым процессором.

2. Способ по п.1, отличающийся тем, что названная эмуляция включает генерирование первого значения в качестве целочисленного представления старшей половины названного входного значения.

3. Способ по п.2, отличающийся тем, что названная эмуляция также включает генерирование второго значения как разности между названным входным значением и названным первым значением, смещенным для обеспечения соответствия названной старшей половине.

4. Способ по п.3, отличающийся тем, что названная эмуляция дополнительно включает генерирование третьего значения посредством выполнения названной выбранной первой операции в названном аппаратном обеспечении с использованием

R U 2 0 1 1 1 5 7 9 6 A

вышеупомянутого первого значения в качестве названного аргумента.

5. Способ по п.4, отличающийся тем, что названная эмуляция дополнительно включает генерирование четвертого значения на основе названного первого значения и названного второго значения.

6. Способ по п.5, отличающийся тем, что названное выходное значение генерируется присоединением названного четвертого значения к названному третьему значению.

7. Способ по п.1, отличающийся тем, что названные первые операции, эмулированные вышеупомянутыми командами, включают, по меньшей мере, одну из перечисленных ниже операций: (i) обратную операцию, (ii) операцию квадратного корня и (iii) квадратный корень разности между единицей и названным аргументом в квадрате.

8. Способ по п.1, отличающийся тем, что названная эмуляция использует множество вторых операций, реализованных в аппаратном обеспечении с названной двойной точностью.

9. Способ по п.8, отличающийся тем, что названные вторые операции включают (i) операцию сложения, (ii) операцию вычитания и (iii) операцию умножения.

10. Устройство для реализации аппроксимации с двойной точностью операции с одинарной точностью, содержащее: процессор, сконфигурированный для хранения входного значения, отличающееся тем, что (i) названный процессор реализует множество первых операций в аппаратном обеспечении, (ii) каждая из названных первых операций получает первую переменную в качестве аргумента, (iii) названная первая переменная реализуется в формате с фиксированной запятой с одинарной точностью, и (iv) названное входное значение реализуется в названном формате с фиксированной запятой с двойной точностью; и память, содержащую множества команд, исполняемых процессором, где вышеупомянутые команды сконфигурированы для генерирования выходного значения посредством эмуляции выбранной из названных первых операций с использованием названной входной переменной в качестве вышеупомянутого аргумента, где (i) названная эмуляция использует названную выбранную первую операцию в вышеупомянутом аппаратном обеспечении, и (ii) названное выходное значение реализуется в названном формате с фиксированной запятой с названной двойной точностью.

11. Устройство по п.10, отличающееся тем, что названная эмуляция генерирует первое значение в качестве целочисленного представления старшей половины вышеупомянутого входного значения.

12. Устройство по п.11, отличающееся тем, что названная эмуляция генерирует второе значение как разность между названным входным значением и названным первым значением, смещенным для обеспечения соответствия названной старшей половине.

13. Устройство по п.12, отличающееся тем, что названная эмуляция генерирует третье значение посредством выполнения названной выбранной первой операции в названном аппаратном обеспечении с использованием вышеупомянутого первого значения в качестве названного аргумента.

14. Устройство по п.13, отличающееся тем, что названная эмуляция генерирует четвертое значение на основе названного первого значения и названного второго значения.

15. Устройство по п.14, отличающееся тем, что названное выходное значение генерируется присоединением названного четвертого значения к названному третьему значению.

16. Устройство по п.10, отличающееся тем, что названные первые операции,

эмулированные вышеупомянутыми командами, включают, по меньшей мере, одну из перечисленных ниже операций: (i) обратную операцию, (ii) операцию квадратного корня и (iii) квадратный корень разности между единицей и названным аргументом в квадрате.

17. Устройство по п.10, отличающееся тем, что названная эмуляция использует множество вторых операций, реализованных в аппаратном обеспечении с названной двойной точностью.

18. Устройство по п.17, отличающееся тем, что названные вторые операции включают (i) операцию сложения, (ii) операцию вычитания и (iii) операцию умножения.

19. Устройство по п.10, отличающееся тем, что названное устройство реализуется как одна или несколько интегральных схем.

20. Устройство для реализации аппроксимации с двойной точностью операции с одинарной точностью, содержащее средство для обработки, сконфигурированное для хранения входного значения, где (i) названное средство для обработки реализует множество первых операций в аппаратном обеспечении, (ii) каждая из названных первых операций получает первую переменную в качестве аргумента, (iii) названная первая переменная реализуется в формате с фиксированной запятой с одинарной точностью, и (iv) названное входное значение реализуется в названном формате с фиксированной запятой с двойной точностью; и средство для хранения множества команд, исполняемых процессором, где вышеупомянутые команды сконфигурированы для генерирования выходного значения посредством эмуляции выбранной из названных первых операций с использованием названной входной переменной в качестве вышеупомянутого аргумента, где (i) названная эмуляция использует названную выбранную первую операцию в вышеупомянутом аппаратном обеспечении, и (ii) названное выходное значение реализуется в названном формате с фиксированной запятой с названной двойной точностью.